

Printed by PAJ

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-191657

(43)Date of publication of application : 13.07.1999

(51)Int.CI. H01S 3/18
H01L 21/205

(21)Application number : 10-077245 (71)Applicant : NICHIA CHEM IND LTD

(22)Date of filing : 25.03.1998 (72)Inventor : KIYOHISA HIROYUKI
OZAKI NORIYA
IWASA SHIGETO
NAKAMURA SHUJI

(30)Priority

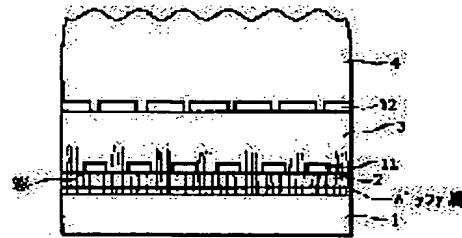
Priority number : 09 93315	Priority date : 11.04.1997	Priority country : JP
09181071	07.07.1997	JP
09290095	22.10.1997	JP
09201477	28.07.1997	JP
09290097	22.10.1997	JP

(54) GROWING METHOD OF NITRIDE SEMICONDUCTOR AND NITRIDE SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a growing method for nitride semiconductor of with good crystallinity.

SOLUTION: A first protective film 11 is partly formed on a dissimilar substrate 1 consisting of a material different from that of a nitride semiconductor or on the surface of a nitride semiconductor layer 2 grown on the dissimilar substrate 1, and a first nitride semiconductor layer 3 is grown via the first protective film 11. The first nitride semiconductor 3 is selectively grown on the protective film 11 and continuously joined together with an adjacent nitride semiconductor on the protective film 11 as it continues to grow. The first nitride semiconductor 3 on the first protective film 11 has few lattice defects, so that a nitride semiconductor substrate of good crystallinity is obtained, when a thick nitride semiconductor film is grown via a protective film. A nitride semiconductor substrate is grown to a prescribed thickness, and when an element structure is formed thereon, a satisfactory element with improved characteristics is obtained.



LEGAL STATUS

[Date of request for examination] 13.04.2001
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
[Patent number]
- [Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-191657

(43)公開日 平成11年(1999)7月13日

(51)Int.Cl.⁶
H 0 1 S 3/18
H 0 1 L 21/205

識別記号

F I
H 0 1 S 3/18
H 0 1 L 21/205

審査請求 未請求 請求項の数22 O L (全 20 頁)

(21)出願番号 特願平10-77245
(22)出願日 平成10年(1998)3月25日
(31)優先権主張番号 特願平9-93315
(32)優先日 平9(1997)4月11日
(33)優先権主張国 日本 (J P)
(31)優先権主張番号 特願平9-181071
(32)優先日 平9(1997)7月7日
(33)優先権主張国 日本 (J P)
(31)優先権主張番号 特願平9-290095
(32)優先日 平9(1997)10月22日
(33)優先権主張国 日本 (J P)

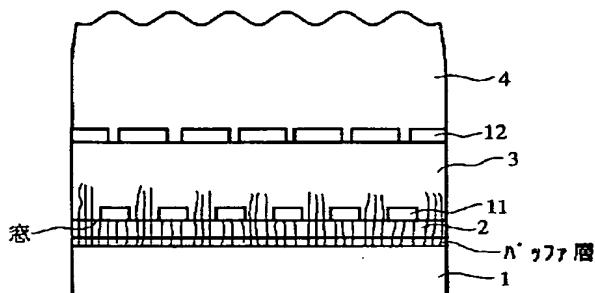
(71)出願人 000226057
日亜化学工業株式会社
徳島県阿南市上中町岡491番地100
(72)発明者 清久 裕之
徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内
(72)発明者 小崎 徳也
徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内
(72)発明者 岩佐 成人
徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内

最終頁に続く

(54)【発明の名称】窒化物半導体の成長方法及び窒化物半導体素子

(57)【要約】

【目的】 基板となる窒化物半導体の成長方法と、窒化物半導体基板を有する新規な構造の素子を提供する。
【構成】 窒化物半導体と異なる材料よりなる異種基板1あるいは異種基板1上に成長された窒化物半導体層2の表面に、第1の保護膜11を部分的に形成し、その保護膜を介して第1の窒化物半導体3を成長させる。第1の窒化物半導体3は保護膜上に最初は選択成長されるが、成長を続けるに従って、保護膜上で隣接する窒化物半導体がつながる。第1の保護膜11上の第1の窒化物半導体3は格子欠陥が少ないので、保護膜を介して窒化物半導体を厚膜で成長させると、非常に結晶性の良い窒化物半導体基板が得られる。窒化物半導体基板を特定膜厚で成長させ、この上に素子構造を形成すると、特性の向上した良好な素子が得られる。



【特許請求の範囲】

【請求項1】 売化物半導体と異なる材料よりなる異種基板上に成長された塗化物半導体の上に、第1の保護膜を部分的に形成する第1の工程と、第1の工程後、第1の塗化物半導体を、前記塗化物半導体の上に成長させると共に、第1の保護膜の上にまで成長させる第2の工程とを含むことを特徴とする塗化物半導体の成長方法。

【請求項2】 前記第1の保護膜が、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して形成されることを特徴とする請求項1に記載の塗化物半導体の成長方法。

【請求項3】 売化物半導体と異なる材料よりなる異種基板の上に、第1の保護膜を、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して部分的に形成する第1の工程と、

第1の工程後、第1の塗化物半導体を、前記異種基板の上に成長させると共に、第1の保護膜の上にまで成長させる第2の工程とを含むことを特徴とする塗化物半導体の成長方法。

【請求項4】 前記第1の保護膜が、ストライプ状であり、更に隣接するストライプ状の第1の保護膜の形成されていない部分（窓部）の幅が $5\text{ }\mu\text{m}$ 以下として形成されていることを特徴とする請求項1～3のいずれか1項に記載の塗化物半導体の成長方法。

【請求項5】 前記窓部の幅（W_w）とストライプ状の第1の保護膜の幅（W_s）の比W_s／W_wが、1～20であることを特徴とする請求項1～4のいずれか1項に記載の塗化物半導体の成長方法。

【請求項6】 前記異種基板はその基板の正面からオフアングルした正面を有することを特徴とする請求項1～5のいずれか1項に記載の塗化物半導体の成長方法。

【請求項7】 前記異種基板はステップ状にオフアングルしていることを特徴とする請求項6に記載の塗化物半導体の成長方法。

【請求項8】 前記異種基板が（0001）面を正面とするサファイアであり、前記第1の保護膜はそのサファイアの（112-0）面に対して垂直なストライプ形状を有することを特徴とする請求項1～7のいずれか1項に記載の塗化物半導体の成長方法。

【請求項9】 前記異種基板が（112-0）面を正面とするサファイアであり、前記第1の保護膜はそのサファイアの（11-02）面に対して垂直なストライプ形状を有することを特徴とする請求項1～7のいずれか1項に記載の塗化物半導体の成長方法。

【請求項10】 前記異種基板が（111）面を正面とするスピネルであり、前記第1の保護膜は、そのスピネルの（110）面に対して垂直なストライプ形状を有することを特徴とする請求項1～7のいずれか1項に記載の塗化物半導体の成長方法。

【請求項11】 前記第2の工程後、第1の塗化物半導体の上に第2の保護膜を部分的に形成する第3の工程と、

第3の工程後、第2の塗化物半導体を前記第1の塗化物半導体の上に成長させると共に、第2の保護膜の上にまで成長させる第4の工程とを含むことを特徴とする請求項1～10のいずれ1項に記載の塗化物半導体の成長方法。

【請求項12】 前記第2の保護膜は、第1の塗化物半導体の表面に現れた結晶欠陥上に形成されることを特徴とする請求項11に記載の塗化物半導体の成長方法。

【請求項13】 前記第2の保護膜は、前記第1の保護膜と平行なストライプ形状を有することを特徴とする請求項11または12に記載の塗化物半導体の成長方法。

【請求項14】 売化物半導体と異なる材料よりなる異種基板上に成長された塗化物半導体の上に、第1の保護膜が部分的に形成されており、その第1の保護膜の上に第1の塗化物半導体が成長され、その第1の塗化物半導体の上に素子構造となる塗化物半導体が積層されてなることを特徴とする塗化物半導体素子。

【請求項15】 前記第1の保護膜が、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して形成されることを特徴とする請求項14に記載の塗化物半導体素子。

【請求項16】 売化物半導体と異なる材料よりなる異種基板の上に、第1の保護膜が、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して部分的に形成されており、その第1の保護膜の上に第1の塗化物半導体が成長され、その第1の塗化物半導体の上に素子構造となる塗化物半導体が積層されてなることを特徴とする塗化物半導体素子。

【請求項17】 前記第1の塗化物半導体が、総膜厚1 μm 以上、50 μm 以下の膜厚を有し、前記異種基板を有していることを特徴とする請求項14～16のいずれか1項に記載の塗化物半導体素子。

【請求項18】 前記第1の塗化物半導体が、総膜厚70 μm 以上の膜厚を有し、前記異種基板が除去されてなることを特徴とする請求項14～16のいずれか1項に記載の塗化物半導体素子。

【請求項19】 前記第1の塗化物半導体が、窓部の幅が $5\text{ }\mu\text{m}$ 以下のストライプ状の形状の第1の保護膜を形成した上に成長されたものであることを特徴とする請求項14～18のいずれか1項に記載の塗化物半導体素子。

【請求項20】 上記素子構造となる塗化物半導体が、超格子構造を有するn側塗化物半導体を有していることを特徴とする請求項14～19のいずれか1項に記載の塗化物半導体素子。

【請求項21】 前記超格子構造を有するn側塗化物半導体にn電極が形成されていることを特徴とする請求項

14～20のいずれか1項に記載の窒化物半導体素子。
【請求項22】前記窓部の幅(Ww)と保護膜の幅(Ws)の比Ws/Wwが、1～20であることを特徴とする請求項14～21のいずれか1項に記載の窒化物半導体素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は窒化物半導体($In_xAl_{1-x}N$ 、 $0 \leq x \leq 1$)の成長方法に係り、特に窒化物半導体よりなる基板の成長方法に関する。

【0002】

【従来の技術】一般に半導体を基板上に成長させる際、成長させる半導体と格子整合した基板を用いると半導体の結晶欠陥が少なくなつて結晶性が向上することが知られている。しかし、窒化物半導体は格子整合する基板が現在世の中に存在しないことから、一般にサファイア、スピネル、炭化ケイ素のような窒化物半導体と格子整合しない異種基板の上に成長されている。

【0003】一方、窒化物半導体と格子整合するGaNバルク結晶を作製する試みは、様々な研究機関において成されているが、未だに数ミリ程度のものしか得られたという報告しかされておらず、実用化には程遠い状態である。

【0004】GaN基板を作製する技術として、例えば特開平7-202265号公報、特開平7-165498号に、サファイア基板の上にZnOよりなるバッファ層を形成して、そのバッファ層の上に窒化物半導体を成長させた後、バッファ層を溶解除去する技術が記載されている。しかしながらサファイア基板の上に成長されるZnOバッファ層の結晶性は悪く、そのバッファ層の上に窒化物半導体を成長させても良質の窒化物半導体結晶を得ることは難しい。さらに、薄膜のZnOよりなるバッファ層の上に、基板となるような厚膜の窒化物半導体を連続して成長させることも難しい。

【0005】

【発明が解決しようとする課題】LED素子、LD素子、受光素子等の数々の電子デバイスに使用される窒化物半導体素子を作製する際、窒化物半導体よりなる基板を作製することができれば、その基板の上に新たな窒化物半導体を成長させて、格子欠陥が少ない窒化物半導体が成長できるので、それら素子の結晶性が飛躍的に良くなり、従来実現されていなかった素子が実現できるようになる。従って本発明の目的とするところは、結晶性の良い窒化物半導体の成長方法を提供することにあり、具体的には基板となる窒化物半導体の成長方法と、窒化物半導体基板を有する新規な構造の素子を提供することにある。

【0006】

【課題を解決するための手段】即ち、本発明は下記

(1)～(22)の構成により本発明の目的を達成することができる。

(1) 窒化物半導体と異なる材料よりなる異種基板上に成長された窒化物半導体の上に、第1の保護膜を部分的に形成する第1の工程と、第1の工程後、第1の窒化物半導体を、前記窒化物半導体の上に成長させると共に、第1の保護膜の上にまで成長させる第2の工程とを含むことを特徴とする窒化物半導体の成長方法。

(2) 前記第1の保護膜が、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して形成されることを特徴とする前記(1)に記載の窒化物半導体の成長方法。

(3) 窒化物半導体と異なる材料よりなる異種基板の上に、第1の保護膜を、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して部分的に形成する第1の工程と、第1の工程後、第1の窒化物半導体を、前記異種基板の上に成長させると共に、第1の保護膜の上にまで成長させる第2の工程とを含むことを特徴とする窒化物半導体の成長方法。

(4) 前記第1の保護膜が、ストライプ状であり、更に隣接するストライプ状の第1の保護膜の形成されていない部分(窓部)の幅が5μm以下として形成されていることを特徴とする前記(1)～(3)のいずれか1項に記載の窒化物半導体の成長方法。

(5) 前記窓部の幅(Ww)とストライプ状の第1の保護膜の幅(Ws)の比Ws/Wwが、1～20であることを特徴とする前記(1)～(4)のいずれか1項に記載の窒化物半導体の成長方法。

【0007】(6) 前記異種基板はその基板の主面からオフアングルした主面を有することを特徴とする前記(1)～(5)のいずれか1項に記載の窒化物半導体の成長方法。

(7) 前記異種基板はステップ状にオフアングルしていることを特徴とする前記(6)に記載の窒化物半導体の成長方法。

(8) 前記異種基板が(0001)面=(C面)を主面とするサファイアであり、前記第1の保護膜はそのサファイアの(112-0)面=(A面)に対して垂直なストライプ形状を有することを特徴とする前記(1)～(7)のいずれか1項に記載の窒化物半導体の成長方法。

(9) 前記異種基板が(112-0)面=(A面)を主面とするサファイアであり、前記第1の保護膜はそのサファイアの(11-02)面=(R面)に対して垂直なストライプ形状を有することを特徴とする前記(1)～(7)のいずれか1項に記載の窒化物半導体の成長方法。

(10) 前記異種基板が(111)面を主面とするスピネルであり、前記第1の保護膜は、そのスピネルの(110)面に対して垂直なストライプ形状を有すること

とを特徴とする前記(1)～(7)のいずれか1項に記載の窒化物半導体の成長方法。

【0008】(11)前記第2の工程後、第1の窒化物半導体の上に第2の保護膜を部分的に形成する第3の工程と、第3の工程後、第2の窒化物半導体を前記第1の窒化物半導体の上に成長させると共に、第2の保護膜の上にまで成長させる第4の工程とを含むことを特徴とする前記(1)～(10)のいずれ1項に記載の窒化物半導体の成長方法。

(12)前記第2の保護膜は、第1の窒化物半導体の表面に現れた結晶欠陥上に形成されることを特徴とする前記(11)に記載の窒化物半導体の成長方法。

(13)前記第2の保護膜は、前記第1の保護膜と平行なストライプ形状を有することを特徴とする前記(11)または(12)に記載の窒化物半導体の成長方法。

【0009】(14)窒化物半導体と異なる材料よりなる異種基板上に成長された窒化物半導体の上に、第1の保護膜が部分的に形成されており、その第1の保護膜の上に第1の窒化物半導体が成長され、その第1の窒化物半導体の上に素子構造となる窒化物半導体が積層されてなることを特徴とする窒化物半導体素子。

(15)前記第1の保護膜が、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して形成されることを特徴とする前記(14)に記載の窒化物半導体素子。

(16)窒化物半導体と異なる材料よりなる異種基板の上に、第1の保護膜が、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して部分的に形成されており、その第1の保護膜の上に第1の窒化物半導体が成長され、その第1の窒化物半導体の上に素子構造となる窒化物半導体が積層されてなることを特徴とする窒化物半導体素子。

(17)前記第1の窒化物半導体が、総膜厚1μm以上、50μm以下の膜厚を有し、前記異種基板を有していることを特徴とする前記(14)～(16)のいずれか1項に記載の窒化物半導体素子。

(18)前記第1の窒化物半導体が、総膜厚70μm以上の膜厚を有し、前記異種基板が除去されてなることを特徴とする前記(14)～(16)のいずれか1項に記載の窒化物半導体素子。

(19)前記第1の窒化物半導体が、窓部の幅が5μm以下のストライプ状の形状の第1の保護膜を形成した上に成長されたものであることを特徴とする前記(14)～(18)のいずれか1項に記載の窒化物半導体素子。

(20)上記素子構造となる窒化物半導体が、超格子構造を有するn側窒化物半導体を有していることを特徴とする前記(14)～(19)のいずれか1項に記載の窒化物半導体素子。

(21)前記超格子構造を有するn側窒化物半導体に

n電極が形成されていることを特徴とする前記(14)～(20)のいずれか1項に記載の窒化物半導体素子。

(22)前記窓部の幅(Ww)と保護膜の幅(Ws)の比Ws/Wwが、1～20であることを特徴とする前記(14)～(21)のいずれか1項に記載の窒化物半導体素子。

【0010】つまり、本発明の成長方法は、異種基板上に成長された窒化物半導体の上に第1の保護膜を形成し(第1の形態の方法)、第1の窒化物半導体を成長させることにより、結晶欠陥の少ない結晶性の良好な窒化物半導体を得ることができる。更に、本発明の第1の形態において、窒化物半導体の上に成長される第1の保護膜が、第1の保護膜が形成されていない部分(窓部)の表面積より大きい表面積を有して形成されることにより、より結晶欠陥が少なくなり、さらに第1の窒化物半導体が成長し易くなり好ましい。また、本発明のその他の成長方法は、異種基板の上に、第1の保護膜を形成し(第2の形態の方法)、且つ第1の保護膜の表面積が保護膜が形成されていない窓部の表面積より大きい表面積を有し、この第1の保護膜上に第1の窒化物半導体を成長させることにより、結晶欠陥の少ない結晶性の良好な窒化物半導体を得ることができる。第2の形態の成長方法において、異種基板上に直接第1の保護膜を形成し、露出している異種基板面(保護膜の形成されていない窓部)から第1の窒化物半導体層を成長させると比較的多くの結晶欠陥が発生するが、第1の保護膜の表面積と窓部の表面積とを調整することにより結晶欠陥の少ない第1の窒化物半導体層を得ることができる。更に表面積を調整すると第1の窒化物半導体が良好に窓部に選択成長を始める。

【0011】更に、本発明の第1及び第2の形態の方法において、異種基板が、その異種基板の主面からオフアングル(傾斜)した主面を有することにより、結晶欠陥の数の少ない窒化物半導体が得られやすくなり、更にオフアングルが連続的に形成されているよりも、ステップ状に形成されているほうが結晶欠陥が少くなり好ましい。

【0012】更に、本発明の第1及び第2の形態の方法において、異種基板の面方位及び/又は第1の保護膜の形状などを特定して行うことにより、結晶欠陥の数をより減少させることができ好ましい。

【0013】更に、本発明の第1及び第2の形態の方法において、第1の保護膜が、窓部の幅(保護膜と保護膜との距離)が5μm以下のストライプ状として形成されていると、異種基板と窒化物半導体との界面で発生する結晶欠陥が第1の窒化物半導体の表面方向に転位しにくくなり、第1の窒化物半導体の表面に現れる結晶欠陥が少くなり好ましい。更に窓部の幅(Ww)と保護膜の幅(Ws)の比Ws/Wwを、1～20となるように調整することにより、結晶欠陥の転位がさらに減少する傾

向が見られ、第1の窒化物半導体の表面に現れる結晶欠陥がより減少し好ましい。

【0014】また本発明の第1及び第2の形態の方法において、好ましくは、前記第2の工程後、第1の窒化物半導体の上に第2の保護膜を部分的に形成し、この上に第2の窒化物半導体を第2の保護膜の上にまで成長させることにより、結晶欠陥の転位を更に良好に抑えられ、第2の窒化物半導体の表面に現れる結晶欠陥がより一層減少し好ましい。更に、第2の保護膜が、第1の窒化物半導体の表面に現れた結晶欠陥上に、結晶欠陥を覆うように形成されると、結晶欠陥の転位をさらに良好に防止でき好ましい。

【0015】さらにまた、第2の保護膜が、第1の保護膜と平行なストライプ形状を有して形成されていると、本発明の効果を得るのに好ましい。これは、例えば第1の保護膜をサファイアA面に対して垂直な方向に設けた場合、サファイアR面に対して垂直な方向で設けた場合、及びスピネル(110)面に対して垂直な方向で設けた場合、第1の保護膜のストライプと、第2の保護膜のストライプとが、同じ平行方向で設けられていることを意味する。

【0016】本発明の窒化物半導体素子は、前記本発明の第1の形態の方法により得られる結晶欠陥の少ない第1の窒化物半導体上に素子構造となる窒化物半導体を積層することにより形成(第1の形態の窒化物半導体素子)されているので、素子構造の結晶性が向上し良好な性能を有する窒化物半導体素子となる。更に、本発明の第1の形態の窒化物半導体素子において、第1の保護膜が、第1の保護膜の形成されていない部分の表面積よりも大きい表面積を有して形成された第1の窒化物半導体上に素子構造を積層されたものであると、第1の窒化物半導体の表面に現れている結晶欠陥が少ないので更に良好な性能を有する窒化物半導体素子を得ることができ好ましい。

【0017】本発明のその他の窒化物半導体素子は、前記本発明の第2の形態の方法により得られる結晶欠陥の少ない第1の窒化物半導体上に素子構造となる窒化物半導体を積層することにより形成(第2の形態の窒化物半導体素子)されているので、結晶性が向上し良好な性能を有する窒化物半導体素子となる。

【0018】更に、本発明の第1及び第2の形態の窒化物半導体素子において、第1の保護膜が、窓部の幅が5μm以下のストライプ状であると、第1の窒化物半導体の結晶欠陥がより少くなり、素子性能が更に向上し好ましい。また、素子構造となる窒化物半導体として、超格子構造を有するn側窒化物半導体が形成され、またこの超格子構造のn側窒化物半導体にn電極が形成され、また窓部の幅(Ww)と保護膜の幅(Ws)の比Ws/Wwが1~20であると本発明の効果をより良好に得られ易くなる。

【0019】

【発明の実施の形態】以下に本発明の第1の形態の成長方法の一形態の具体的な模式図を例にとって、本発明の成長方法について更に詳細に説明する。本発明の第1の形態の成長方法と、第2の形態の成長方法とは、第1の工程で第1の保護膜の形成面が、異種基板上に窒化物半導体層(例えはバッファ層、GaN層等)を成長させた面(第1の形態)であるか、異種基板面(第2の形態)であるかが異なり、更に、第2の形態で異種基板面に保護膜を形成する場合には第1の窒化物半導体層が成長し易いように、予め第1の保護膜の表面積と窓部の表面積の大きさを調整して行う点が相違するが、他はほぼ同様である。第1の形態においても、第1の保護膜の表面積と窓部の幅を調整して行うとより良好に第1の窒化物半導体が成長できる。まず、本発明の第1の形態の成長方法について説明し、次に本発明の第2の形態の成長方法について説明する。

【0020】図1乃至図6は、本発明の第1の形態の成長方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的な断面図である。なお図において、1は異種基板、2は窒化物半導体層、3は第1の窒化物半導体層、4は第2の窒化物半導体層、11は第1の保護膜、12は第2の保護膜を示す。

【0021】本発明の第1の形態の成長方法では、第1の工程において、図1に示すように異種基板1上に成長させたバッファ層の上に、窒化物半導体層2を成長させ、この窒化物半導体層2上に第1の保護膜11を部分的に形成する。本発明で用いることのできる異種基板1としては、窒化物半導体と異なる材料よりなる基板であればどのようなものでも良く、例えば、サファイアC面の他、R面、A面を主面とするサファイア、スピネル(MgAl₂O₄)のような絶縁性基板、SiC(6H、4H、3Cを含む)、ZnS、ZnO、GaAs、Si、及び窒化物半導体と格子整合する酸化物基板等、從来知られている窒化物半導体と異なる基板材料を用いることができる。さらに前記基板材料の主面をオフアングルさせた基板、さらに好ましくはステップ状にオフアングルさせた基板を用いることもできる。このように異種基板の主面がオフアングルされていると結晶欠陥がより少くなり好ましい。

【0022】図1に示される異種基板1上に形成されているバッファ層2としては、例えはAlN、GaN、AlGaN、InGaN等を900°C以下の温度で、膜厚数十オングストローム~数百オングストロームで成長させてなるものである。このバッファ層は、異種基板1と窒化物半導体層2との格子定数不正を緩和するために形成されるが、窒化物半導体の成長方法、基板の種類等によっては省略することも可能である。またバッファ層は、異種基板と窒化物半導体層2との格子定数不正を緩和し結晶欠陥の発生を防止するのに好ましい。

【0023】本発明の第1の形態の成長方法において、第1の工程後に成長される窒化物半導体層2としては、アンドープ（不純物をドープしない状態、undope）のGaN、n型不純物をドープしたGaN、またSiをドープしたGaNを用いることができる。また窒化物半導体層2は、高温、具体的には900°C～1100°C、好ましくは1050°Cで異種基板上に成長され、膜厚は特に限定されないが、例えば1～20μm、好ましくは2～10μmである。窒化物半導体層2の膜厚が上記範囲であると窒化物半導体層2と第1の窒化物半導体の総膜厚が抑えられウエハの反り（異種基板を有する状態での反り）が防止でき好ましい。

【0024】第1の保護膜11の材料としては、保護膜表面に窒化物半導体が成長しないか、若しくは成長しにくい性質を有する材料を好ましく選択し、例えば酸化ケイ素(SiO_x)、窒化ケイ素(Si_xN_y)、酸化チタン(TiO_x)、酸化ジルコニウム(ZrO_x)等の酸化物、窒化物、またこれらの多層膜の他、1200°C以上の融点を有する金属等を用いることができる。これらの保護膜材料は、窒化物半導体の成長温度600°C～1100°Cの温度にも耐え、その表面に窒化物半導体が成長しないか、成長しにくい性質を有している。保護膜材料を窒化物半導体表面に形成するには、例えば蒸着、スパッタ、CVD等の気相製膜技術を用いることができる。また、部分的（選択的）に形成するためには、フォトリソグラフィー技術を用いて、所定の形状を有するフォトマスクを作製し、そのフォトマスクを介して、前記材料を気相製膜することにより、所定の形状を有する第1の保護膜11を形成できる。第1の保護膜11の形状は特に問うものではなく、例えばドット、ストライプ、基盤面状の形状で形成できるが、後に述べるように、ストライプ状の形状で特定の面方位に形成することが望ましい。また第1の保護膜11の表面積は窓部の表面積よりも大きくした方が格子欠陥の少ない第1の窒化物半導体3が得られ易くなり好ましい。

【0025】第1の保護膜の表面積が、第1の保護膜が形成されていない部分（窓部）の表面積より大きくなるように、第1の保護膜11が形成されることが好ましい。このように第1の保護膜の表面積を大きくすると、異種基板と窒化物半導体の界面で生じる結晶欠陥の転位が第1の保護膜により抑制され、更に窓部から転位した結晶欠陥が途中で転位を中断しやすくなり好ましい。第1の保護膜の表面積及び窓部の表面積の調整は、保護膜の形状によっても異なるが、例えば保護膜がストライプ状の形状の場合、保護膜のストライプの幅と窓部の幅を調整することにより行うことができる。第1の保護膜11の大きさは特に限定しないが、例えばストライプで形成した場合、好ましいストライプ幅は0.5～100μm、さらに好ましくは1μm～50μm程度の幅で形成することが望ましく、またストライプピッチは、ストラ

イブ幅よりも狭くすることが望ましい。つまり保護膜の表面積を窓よりも大きくする方が、結晶欠陥の少ない窒化物半導体層が得られる。

【0026】更に、保護膜と窓部の表面積を調整する好ましい形態としては、第1の保護膜11をストライプ状とし、窓部の幅を5μm以下に調整することが好ましく、さらに好ましくは窓部の幅（Ww）とストライプ状の第1の保護膜の幅（Ws）の比、Ws/Wwを1～20となるように調整して行う。このように第1の保護膜11と窓部の幅やWs/Wwを調整して第1の窒化物半導体を成長させると、非常に結晶欠陥の少ない結晶性の良好な窒化物半導体を得ることができる。窓部の幅の好ましい値は、3μm以下であり、より好ましくは、1μm以下であり、下限値は0.1μm以上である。このように窓部の幅を調整すると、より結晶欠陥の少ない窒化物半導体層が得られる。ストライプ状の保護膜の幅は、上記範囲があげられるが特に窓部の幅を5μm以下とする場合は、2～30μmであり、好ましくは5～20μmであり、より好ましくは5～15μmである。この範囲であると結晶欠陥の少ない窒化物半導体層が得られ好ましい。また、ストライプ状の保護膜の膜厚は、特に限定されないが、例えば0.01～5μmであり、好ましくは0.1～3μmであり、より好ましくは0.1～2μmである。この範囲であると効果を得るのに好ましい。また、窓部の幅（Ww）と保護膜の幅（Ws）の比Ws/Wwは、1～20であり、好ましくは1～10である。1以下であると窓部と保護膜上に結晶欠陥が発生し易くなり、20以上であると保護膜上に成長する第1の窒化物半導体が完全にくっつかず保護膜上に空洞部ができ易くなる。

【0027】次に、第2の工程では、図2に示すように、第1の保護膜11を形成した窒化物半導体層2上に第1の窒化物半導体3を成長させる。窒化物半導体層2の上に成長させる第1の窒化物半導体3としては、特に限定されないが、好ましくはアンドープ（不純物をドープしない状態、undope）のGaN、若しくはn型不純物をドープしたGaNが挙げられる。

【0028】図2に示すように、第1の保護膜11を形成した窒化物半導体層2の上に第1の窒化物半導体層3を成長させると、第1の保護膜11の上には第1の窒化物半導体層3が成長せず、露出した窒化物半導体層2上に、第1の窒化物半導体層3が選択成長される。さらに成長を続けると、第1の窒化物半導体層3が第1の保護膜11の上で横方向に成長し、隣接した第1の窒化物半導体層3同士でつながって、図3に示すように、あたかも第1の保護膜11の上に第1の窒化物半導体層3が成長したかのような状態となる。

【0029】このように成長した第1の窒化物半導体層3の表面に現れる結晶欠陥（貫通転位）は、従来のものに比べ非常に少なくなる。しかし、第1の窒化物半導体

層3の成長初期における窓部の上部と第1の保護膜11の上部のそれぞれの結晶欠陥の数は著しく異なる。つまり、異種基板1上部の第1の保護膜11が形成されていない部分（窓部）に成長されている成長初期の第1の窒化物半導体層3には、異種基板1と窒化物半導体層（例えば図2の場合はバッファ層）との界面から結晶欠陥が発生し縦方向に転位し易い傾向があるが、第1の保護膜11の上部に成長されている成長初期の第1の窒化物半導体層3には、縦方向へ転位している結晶欠陥はほとんどない。

【0030】例えば、図3に示すウエハの窒化物半導体結晶の結晶欠陥による貫通転位の模式的な図のように、異種基板1から第1の窒化物半導体層3の表面方向に向かう複数の細線により示されるような結晶欠陥が発生、転位していると考えられる。図3に示される窓部の結晶欠陥は、異種基板1と窒化物半導体との格子定数のミスマッチにより、異種基板1と窒化物半導体との界面に、非常に多く発生する。そして、この窓部の結晶欠陥のほとんどは、第1の窒化物半導体層3を成長中、異種基板1と窒化物半導体との界面から表面方向に向かって転位をする。しかし、この窓部から発生した結晶欠陥は、図3に示すように、第1の窒化物半導体層3の成長初期には転位し続けているが、第1の窒化物半導体層3が成長を続けるうちに、途中で表面方向に転位する結晶欠陥の数が激減する傾向にあり、第1の窒化物半導体層3の表面まで転位する結晶欠陥が非常に少なくなる。また、第1の保護膜11上部に形成された第1の窒化物半導体層3は、異種基板1から成長したものではなく隣接する第1の窒化物半導体層3が成長中につながったものであるため、基板から成長した窒化物半導体層2上部に成長した第1の窒化物半導体層3の部分に比べて、成長のはじめから結晶欠陥が非常に少ない。この結果、成長終了後の第1の窒化物半導体層3の表面（保護膜上部及び窓部上部）には、転位した結晶欠陥が非常に少なく、あるいは透過型電子顕微鏡観察によると保護膜上部にはほとんど見られなくなる。この結晶欠陥の非常に少ない第1の窒化物半導体層3を、素子構造となる窒化物半導体の成長基板に用いることにより、従来よりも結晶性に優れた窒化物半導体素子を実現できる。また、上記のような本発明のGaNの成長による結晶欠陥の発生や、転位の傾向が見られることから、窓部の表面積を保護膜の表面積に比較して小さくすることが好ましい。

【0031】また、第1の窒化物半導体層3の表面の窓部及び保護膜の上部共に結晶欠陥が少なくなるが、成長初期に結晶欠陥が多かった窓部の上部に成長した第1の窒化物半導体層3の表面には、保護膜上部に成長したものに比べやや結晶欠陥が多い傾向がある。このことは、恐らく第1の窒化物半導体層3の成長の途中で、多くの結晶欠陥の転位が止まったものの、わずかに転位を続ける結晶欠陥が窓部のほぼ直上部に転位し易い傾向がある

のではないかと考えられる。

【0032】このような結晶欠陥の転位の違いによる結晶欠陥の数を断面TEMにより観察すると、窓部上部のみに転位が観測され保護膜上部にはほとんど欠陥が見られなくなる。好ましい形態においては、窓部上部の結晶欠陥密度が、ほぼ 10^6 個/ cm^2 以下、好ましい条件においては 10^5 個/ cm^2 以下であり、保護膜上部では、ほぼ 10^5 個/ cm^2 以下、好ましい条件においては 10^4 個/ cm^2 以下である。結晶欠陥は、例えば窒化物半導体をドライエッチングした際、そのエッチング面に表出するエッチピットの数を計測することにより測定できる。

【0033】第1の窒化物半導体層3の膜厚としては、先に形成した第1の保護膜の膜厚、大きさによっても異なるが、保護膜の表面を覆うように第1の窒化物半導体層を成長させるために、保護膜の膜厚に対して少なくとも10倍以上、さらに好ましくは50倍以上の膜厚で成長させることができが望ましい。更に、第1の窒化物半導体の膜厚は、前記したように結晶欠陥の転位が第1の窒化物半導体の成長の途中で激減する傾向があるので、結晶欠陥の転位が減少し易い膜厚以上に調整することが好ましい。また更に、第1の窒化物半導体は、この上に素子構造となる窒化物半導体を成長させるための基板となるが、素子構造を形成するには異種基板や保護膜等を予め除去して第1の窒化物半導体のみとしてから行う場合と、異種基板等を残して行う場合がある。また異種基板などの除去は素子構造を形成した後に除去してもよい。第1の窒化物半導体上に素子構造を形成する際に、異種基板の有無により第1の窒化物半導体の膜厚が素子構造の形成のし易さに影響を与えることから、第1の窒化物半導体の膜厚は、第1の保護膜を覆い、結晶欠陥の転位を減らすことに、さらに異種基板等を除去してまたは除去せずに素子構造を形成する等の製造工程の違い等を加味して調整されることが望ましい。

【0034】異種基板や保護膜等を除去する場合、第1の窒化物半導体の膜厚は $50\text{ }\mu\text{m}$ より厚く 1 mm 以下程度の膜厚に成長され、例えば、好ましくは $70\sim500\text{ }\mu\text{m}$ 、より好ましくは $100\sim300\text{ }\mu\text{m}$ 、更に好ましくは $100\sim250\text{ }\mu\text{m}$ である。この範囲であると素子構造となる窒化物半導体の成長の点で好ましく、また研磨して下地層及び保護膜を除去しても、第1の窒化物半導体にクラックが入りにくくハンドリングが容易となり好ましい。また、異種基板を除去すると、素子構造を形成する際に窒化物半導体基板に反りがなくなり、結晶性の良好な素子構造が得られ易くなり好ましい。また異種基板や保護膜等を残して行う場合、第1の窒化物半導体の膜厚は $1\sim50\text{ }\mu\text{m}$ 、好ましくは $2\sim40\text{ }\mu\text{m}$ 、より好ましくは $5\sim30\text{ }\mu\text{m}$ 、もっとも好ましくは $10\sim20\text{ }\mu\text{m}$ である。この範囲であると異種基板と窒化物半導体の熱膨張係数差によるウエハの反りが防止でき、更に

素子基板となる第1の窒化物半導体の上に素子構造となる窒化物半導体を良好に成長させることができる。

【0035】異種基板上に窒化物半導体を成長させると、異種基板の種類によつても異なるが、異種基板との熱膨張係数差により、成長後にウェーハ全体が反り易くなり、その反りは窒化物半導体を厚膜で成長させるほど大きくなる傾向にある。異種基板を有するウェーハの窒化物半導体層に数々の加工を施して、動作する構造とする際に、ウェーハが反ってしまった状態では、窒化物半導体を加工するのは難しい傾向にある。従つて、異種基板を有する窒化物半導体素子とする場合、第1の窒化物半導体層の膜厚は、ウェーハが反り返つても異種基板をつけたままで加工し易い膜厚、即ち $50\mu\text{m}$ 以下の膜厚が望ましい。なお、 $1\mu\text{m}$ は保護膜の上に窒化物半導体が成長できる限界値を示している。異種基板をそのまま残して素子構造を形成してなる窒化物半導体素子の場合、保護膜上に成長させる第1の窒化物半導体層は $1 \times 10^{16}/\text{cm}^3 \sim 5 \times 10^{19}/\text{cm}^3$ の範囲でn型不純物をドープしたGaNとすることが最も好ましい。

【0036】異種基板を除去してなる窒化物半導体素子の場合、異種基板の除去の際の第1の窒化物半導体への割れや欠け等の発生の防止、及びデバイス工程でのハンドリング性の向上のために、第1の窒化物半導体層の膜厚は、 $50\mu\text{m}$ より大きい膜厚であることが好ましい。このような膜厚を第1の窒化物半導体が有していると、上記したようにウェーハの反りが大きくなる傾向がより強くなるので、異種基板を除去してから第1の窒化物半導体層上に素子構造を形成することが好ましい。このように異種基板を除去すると、素子構造を形成するための基板となる第1の窒化物半導体の反りがなくなり、素子構造となる窒化物半導体を良好に形成し易くなる。また、第1の窒化物半導体層の膜厚の上限は、特に限定されないが、あまりにも厚過ぎると、成長時間がかかり過ぎる等の点から 1mm 以下の膜厚が好ましい。異種基板等を除去してなる窒化物半導体素子において、異種基板の除去は、第1の窒化物半導体上に素子構造を形成する前でも形成した後でもよく、好ましくは、異種基板を除去して第1の窒化物半導体層を窒化物半導体基板(GaN基板)として素子構造を形成する。異種基板を除去する方法としては、研磨、エッチング等が用いられる。また、第2の保護膜を形成する場合には、異種基板を除去する際に第2の保護膜までを除去して第2の窒化物半導体のみとしてこの第2の窒化物半導体上に素子構造を形成してもよく、また第2の保護膜を除去せずに、第1の窒化物半導体及び第2の窒化物半導体をGaN基板として素子構造を形成してもよい。また、異種基板等を除去された窒化物半導体基板に素子構造となる窒化物半導体を成長させる際に、異種基板などを除去して露出された面とは反対側の面に素子構造を成長させることができ結晶性のよい素子を得ることができ好ましい。

【0037】また、本発明において、第1の窒化物半導体層の膜厚は、図6や図8に示す第1の窒化物半導体層3単独層の膜厚、若しくは第1の窒化物半導体層3及び第2の窒化物半導体層4の総膜厚を指す。即ち、基板上部に最初に成長された第1の保護膜11上に成長されている窒化物半導体層の膜厚を指すものとする。

【0038】次に、好ましい工程として、第2の工程後に、第3の工程及び第4の工程を行うことにより素子構造の窒化物半導体基板を結晶性よく得ることができる。

10 まず、本発明の第3の工程において、図4に示すように、第1の窒化物半導体層3の表面に結晶欠陥が現れ易いと思われる部分、例えば窓部の上部に、また表面に現れた結晶欠陥を覆うように、新たな保護膜(第2の保護膜12)を設ける。本発明において、第2の保護膜12の形成位置は特に限定されず、第1の窒化物半導体層3の表面に部分的に、好ましくは第1の窒化物半導体層3の表面に現れている結晶欠陥を覆うように形成され、更に好ましくは第1の窒化物半導体層3の成長初期に結晶欠陥が存在する窓部の上部である。このように第2の保護膜12を設けると、第1の窒化物半導体層3の表面まで転位した結晶欠陥の更なる転位が防止でき、更に素子構造を形成した後で窓部上部の転位を中断した結晶欠陥がレーザ素子等を作動中に活性層等へ再転位する恐れが考えられるがこれを防止でき好ましい。

20 【0039】なお、図4では図3で成長させた第1の窒化物半導体層3表面の凹凸を少なくするため、研磨してフラットな面としているが、特に研磨せず、そのまま第1の窒化物半導体層3の表面に第2の保護膜12を形成しても良い。

30 【0040】好ましくは第2の保護膜12の表面積は特に問われないが、第2の保護膜で第1の窒化物半導体の表面に現れている結晶欠陥を覆うように形成されていることが望ましい。例えば第1の保護膜11がストライプ状のとき、窓部の幅より大きい幅のストライプ状の第2の保護膜12を窓部上部に形成する。第2の保護膜12の材料としては、第1の保護膜と同様のものを用いることができる。

40 【0041】次に、本発明の第4の工程において、第2の保護膜12が形成された第1の窒化物半導体層3上に第2の窒化物半導体層4を成長させる。図5に示すように、最初は第1の窒化物半導体層3の場合と同様に、第2の保護膜12の上には第2の窒化物半導体層4は成長せず、第1の窒化物半導体層3の上にのみ選択成長する。そして、第1の窒化物半導体層3の上に成長させる第2の窒化物半導体層4は、同じ窒化物半導体であり、しかも結晶欠陥の少ない第1の窒化物半導体層3の上に成長させているので、格子定数のミスマッチによる結晶欠陥が発生しにくい。さらに、第2の窒化物半導体層4の下地層となる第1の窒化物半導体層3には結晶欠陥が少ないため、第2の窒化物半導体層4の成長初期において

て転位する結晶欠陥も少なくなる。

【0042】さらに成長を続けていくと、図6に示すように、隣接する第2の窒化物半導体層4同士が第2の保護膜12の上部でつながり、第2の保護膜12を覆うように成長する。このように成長する第2の窒化物半導体層4は、結晶欠陥の少ない第1の窒化物半導体層3を下地層として成長するので、結晶欠陥の非常に少ない窒化物半導体となる。この第2の窒化物半導体4を素子構造となる窒化物半導体の成長基板に用いることにより、非常に結晶性に優れた窒化物半導体素子を実現できる。第2の保護膜12は、第1の窒化物半導体3の表面に現れた結晶欠陥を覆うように形成されているので結晶欠陥の転位を抑えることができる。また、仮にわずかな結晶欠陥が第2の窒化物半導体4の成長の初期に転位を続けたとしても、第1の窒化物半導体3の成長の場合と同様に、第2の窒化物半導体4の成長を続けるうちに結晶欠陥の転位が止まる傾向があり、第2の窒化物半導体4の表面に現れる結晶欠陥が少なくなる。このようにして得られた第2の窒化物半導体層4は第1の窒化物半導体層3より結晶欠陥が少なくなるので、第2の窒化物半導体層4上に素子構造を形成すると結晶性の良い素子がより得られやすくなる。

【0043】次に、本発明の第2の形態の成長方法について説明する。図7、図8は本発明の第2の形態の成長方法の一形態による一部の工程のウェーハの構造を示す模式的な断面図である。

【0044】本発明の第2の形態の成長方法は、図7に示すように、第1の工程で、異種基板1上に、第1の保護膜11を、第1の保護膜11の形成されていない部分（窓部）の表面積よりも大きい表面積を有して部分的に形成し、続いて第2の工程で、窓部の露出している異種基板1上にバッファ層を形成し、この上から図8に示すように第1の窒化物半導体層3を成長させる。第2の形態の成長方法において、バッファ層は場合によっては省略してもよい。第2の形態の成長方法において、第1の窒化物半導体層3は、前記第1の形態の成長方法と同様に、窓部から成長を選択的にはじめ、第1の保護膜11上を覆っていき、図8に示すように第1の窒化物半導体層3が形成される。また、図8に示すように、異種基板1と窒化物半導体（上記第2の形態の成長方法においてはバッファ層）との界面で発生した結晶欠陥は、前記第1の形態の成長方法と同様に、窓部から転位するが、第1の窒化物半導体層3の成長を続けるうちに転位が激減し、更に第1の保護膜11上部にはほとんど結晶欠陥が発生せず、成長された第1の窒化物半導体層3の表面には結晶欠陥が少なくなる。更に第2の形態の成長方法において、第1の形態の成長方法の場合と同様に、保護膜の幅と窓部の幅の調整や異種基板の面方位などを特定すると、より良好な第1の窒化物半導体が得られる。第2の形態の成長方法で用いられる異種基板、保護膜、バッ

ファ層、第1の窒化物半導体層3は、前記第1の形態の成長方法で用いられるものと同様のものが挙げられる。

【0045】なお、本発明の第2の形態の成長方法においては、バッファ層、及びバッファ層の上に成長させる第1の窒化物半導体層3も、第1の窒化物半導体層といふ。つまり、請求項3の第2の工程において、異種基板1の表面と連続して、若しくは異種基板の上に成長させた窒化物半導体と連続して成長させて、第1の保護膜11上部にまで成長させる窒化物半導体は全て第1の窒化物半導体層3と定義する。

【0046】更に、本発明の第2の形態の成長方法において、好ましくは、前記第1の形態の成長方法の場合と同様に、第3の工程として、第1の窒化物半導体層3の表面に現れた結晶欠陥を覆うように、結晶欠陥が現れやすい部分に、また第1の窒化物半導体層3の成長の初期に結晶欠陥が転位している窓部の上部等に、第2の保護膜12を形成し、続いて第4の工程として、第2の保護膜12を形成した第1の窒化物半導体層3の上に第2の窒化物半導体層4を成長させる。このように第2の保護膜12を形成すると、第1の形態の成長方法と同様に、第1の窒化物半導体層3の表面に現れている結晶欠陥の更なる転位の抑制、転位の中止した結晶欠陥の再転位の防止等が可能となり、結晶性の良好な信頼性の高い素子を形成できる窒化物半導体基板として、第2の窒化物半導体4を得ることができる。例えば、図8に示すように、第1の窒化物半導体層3の成長初期に結晶欠陥が転位している窓部上部に第2の保護膜を形成すると、転位の中止した結晶欠陥の再転位が生じても第2の保護膜12で第2の窒化物半導体層4への転位が防止できる。

【0047】なお、本発明の第1の形態、及び第2の形態の成長方法において、第3の工程と、第4の工程とは繰り返して行うこともできる。即ち、結晶欠陥の表出している窒化物半導体層の部分に、さらに新たな保護膜を形成し、その保護膜の上に、新たな窒化物半導体を成長させることができが好ましい。

【0048】次に、本発明で用いられる異種基板の好ましい形態について説明する。図9は窒化物半導体の結晶構造を示すユニットセル図である。窒化物半導体は正確には菱面体構造であるが、このように六方晶系で近似できる。本発明の方法では、好ましくはC面=（0001）面を正面とするサファイアを用い、第1の保護膜はサファイアA面=（112-0）面に対して垂直なストライプ形状とする。例えば、図10は正面側のサファイア基板の平面図である。この図はサファイアC面を正面とし、オリエンテーションフラット（オリフラ）面をA面としている。この図に示すように第1の保護膜のストライプをA面に対して垂直方向で、互いに平行なストライプを形成する。図10に示すように、サファイアC面上に窒化物半導体を選択成長させた場合、窒化物半導体は面内ではA面に対して平行な方向で成長しやすく、垂

直な方向では成長しにくい傾向にある。従ってA面に対して垂直な方向でストライプを設けると、ストライプとストライプの間の窒化物半導体がつながって成長しやすくなり、図2～図8等に示したような結晶成長が容易に可能となる。

【0049】同様に、A面を正面とするサファイア基板を用いた場合についても、例えばオリフラ面をR面=(11-02)面とすると、R面に垂直方向に対して、互いに平行なストライプを形成することにより、ストライプ幅方向に対して窒化物半導体が成長しやすい傾向にあるため、結晶欠陥の少ない窒化物半導体層を成長させることができる。

【0050】またスピネル(MgAl₂O₄)に対してても、窒化物半導体の成長は異方性があり、窒化物半導体の成長面を(111)面とし、オリフラ面を(110)面とすると、窒化物半導体は(110)面に対して平行方向に成長しやすい傾向がある。従って(110)面に対して垂直な方向にストライプを形成すると窒化物半導体層と隣接する窒化物半導体同士が保護膜の上部でつながって、結晶欠陥の少ない結晶を成長できる。上記説明は第1の保護膜についてであるが、第2の保護膜を形成する場合も同様に、第1の保護膜と平行方向のストライプを第2の窒化物半導体層表面に形成することが望ましい。なおスピネルは四方晶であるため特に図示していない。

【0051】次に、異種基板の正面からオフアングルした正面を有する異種基板について図15を用いて説明する。図15はこのサファイア基板の断面を拡大して示す模式図である。図15に示すステップ状にオフアングルした基板は、ほぼ水平なテラス部分Aと、段差部分Bとを有している。テラス部分Aの表面凹凸は平均でおよそ0.5オングストローム、最大でおよそ2オングストローム程度に調整され、ほぼ規則正しく形成されている。一方、段差部分の高さはおよそ1.5オングストローム程度に調整されている。なおオフ角θは誇張して示しているが、成長面の水平面に対して、0.13°しか傾斜していない。このようなオフ角を有するステップ状部分は、基板全体に渡って連続して形成されていることが望ましいが、特に部分的に形成されていても良い。オフ角θとは、図15に示すように、複数の段差の底部を結んだ直線と、最上層のステップの水平面との角度を指すものとする。ステップ段差は30オングストローム以下、さらに好ましくは25オングストローム以下、最も好ましくは20オングストローム以下にする。下限は2オングストローム以上が望ましい。特に基板にサファイアC面を用いた場合、C面からのオフ角θは1度以内、好ましくは0.8度以下、さらに好ましくは0.6度以下に調整する。なお本実施例ではステップ状のオフ基板を用いたが、特にステップ状でなくても、通常のオフ基板でも良い。適当にオフアングルした異種基板を用いること

により、窒化物半導体と異種基板との原子間距離が接近して、さらに結晶欠陥の少ないGaN基板が得られる。

【0052】次に、本発明の窒化物半導体素子について説明する。本発明の第1の形態の窒化物半導体素子は、前記第1の形態の成長方法により得られる素子構造の基板となる第1の窒化物半導体の上に積層成長されている。また、本発明の第2の形態の窒化物半導体素子は、前記第2の形態の成長方法により得られる素子構造の基板となる第1の窒化物半導体の上に積層成長されている。上記本発明の第1及び第2の形態の窒化物半導体素子は、異種基板を除去しても、除去せずそのまま残してもよい。異種基板が残されている場合、第1の窒化物半導体の総膜厚は、1μm以上、50μm以下である。また異種基板が除去される場合、第1の窒化物半導体の総膜厚は、70μm以上である。

【0053】また、本発明の窒化物半導体素子の素子構造は、層構成、形状、電極等、特に限定されず、いずれのものを組み合わせて用いてもよい。素子構造のn側窒化物半導体として超格子構造を有するn側窒化物半導体が形成されていることが好ましい。このように超格子層とすると、素子性能を向上させることができ好ましい。また、n電極を超格子層に形成することが好ましく、n電極との接触抵抗を低下させるために超格子層にn型不純物をドープしても、超格子層とすると結晶性がよくなる等の点で好ましい。更に、窒化物半導体素子を構成する素子の好ましい層構成として、例えばInを含む量子井戸構造の活性層、バンドギャップエネルギーの異なるクラッド層に挟まれた活性層を有することが発光効率、寿命特性など素子の性能を向上させる点で好ましい。このような層構成を有する素子構造を、本発明の成長方法により得られる結晶欠陥の少ない第1の窒化物半導体上に形成すると素子性能がより向上し好ましい。本発明の第1及び第2の形態の窒化物半導体素子の一実施の形態としては、実施例に具体的に示してある。しかし本発明はこれに限定されない。また、本発明において、窒化物半導体を成長させる方法は、特に限定されないがMOVPE(有機金属気相成長法)、HVPPE(ハライド気相成長法)、MBE(分子線気相成長法)等、窒化物半導体を成長させるのに知られている全ての方法を適用できる。好ましい成長方法は、MOVPE法であり、結晶をきれいに成長させることができる。しかし、MOVPE法は時間がかかるため、膜厚が厚い場合には時間の短い方法で行うことが好ましい。

【0054】

【実施例】【実施例1】(第1の形態の成長方法)

本実施例はMOVPE(有機金属気相成長法)について示すものであるが、本発明の方法は、MOVPE法に限るものではなく、例えばHVPPE(ハライド気相成長法)、MBE(分子線気相成長法)等、窒化物半導体を成長させるのに知られている全ての方法を適用できる。

【0055】図1～6は第1の形態を示す各工程のウェーハの模式断面図である。C面を主面とし、オリフラ面をA面とするサファイア基板1を反応容器内にセットし、温度を510℃にして、キャリアガスに水素、原料ガスにアンモニアとTMG(トリメチルガリウム)とを用い、サファイア基板1上にGaNよりなるバッファ層を200オングストロームの膜厚で成長させる。バッファ層成長後、TMGのみ止めて、温度を1050℃まで上昇させ、1050℃になったら、原料ガスにTMG、アンモニア、シランガスを用い、アンドープGaN層2を5μmの膜厚で成長させる。バッファ層とGaN層2とを積層したウェーハの、そのGaN層2の上にストライプ状のフォトマスクを形成し、CVD装置によりストライプ幅10μm、窓部8μmのSiO₂よりなる第1の保護膜11を0.1μmの膜厚で形成する(図1)。なお、第1の保護膜11のストライプ方向はサファイアA面に対して垂直な方向とする。

【0056】第1の保護膜11形成後、ウェーハを反応容器に移し、1050℃にて、原料ガスにTMG、アンモニアを用い、アンドープGaNよりなる第1の窒化物半導体層を100μmの膜厚で成長させる(図2、図3)。

【0057】次に、ウェーハを反応容器から取り出し、第1の窒化物半導体層3の表面をラッピングして鏡面状とし、第1の保護膜11の形成と同様にして、第1の窒化物半導体層3の表面に、ストライプ幅12μm、間隔6μmのSi₃N₄よりなる第2の保護膜12を0.1μmの膜厚で、結晶欠陥を覆うように形成する(図4)。

【0058】第2の保護膜12形成後、再度ウェーハを反応容器に戻し、原料ガスにTMG、アンモニアを用い、アンドープのGaNよりなる第2の窒化物半導体層4を150μmの膜厚で成長させる。第2の窒化物半導体層4成長後、ウェーハを反応容器から取り出し、表面を鏡面研磨した。

【0059】(比較例)一方、比較のため、C面を主面としA面をオリフラ面とするサファイア基板上に、第1の保護膜11を形成せず、直接200オングストロームのGaNバッファ層を成長させ、その上にSiを1×10¹⁸/cm³ドープしたGaNを100μm成長させる。

【0060】上記実施例1で得られた第2の窒化物半導体層4と、比較例で得られたGaN層の単位面積当たりの格子欠陥の数を断面TEMにより観察し比較すると、本発明の窒化物半導体は比較例のものと比べて1/20以下に減少していた。また、第2の保護膜12及び第2の窒化物半導体層4を成長させない状態で、第1の窒化物半導体層3の表面を鏡面研磨して結晶欠陥の数を観測したところ、第1の窒化物半導体層3の結晶欠陥の数は、比較例のGaN層の結晶欠陥の数に対して1/10以下に減少していた。

【0061】[実施例2] (第2の形態の成長方法)

2インチφ、C面を主面とし、オリフラ面をA面とするサファイア基板1上にストライプ状のフォトマスクを形成し、CVD装置によりストライプ幅10μm、ストライプ間隔(窓部)6μmのSiO₂よりなる第1の保護膜11を0.1μmの膜厚で形成する(図7)。なお、ストライプ方向は図10に示すように、オリフラ面に対して垂直な方向で形成する。

【0062】保護膜形成後、基板を反応容器内にセットし、温度を510℃にして、キャリアガスに水素、原料ガスにアンモニアとTMG(トリメチルガリウム)とを用い、第1の保護膜11を形成した基板1上にGaNよりなるバッファ層を約200オングストロームの膜厚で成長させる。(図7)

【0063】バッファ層成長後、TMGのみ止めて、温度を1050℃まで上昇させる。1050℃になったら、原料ガスにTMG、アンモニア、シランガスを用い、Siを1×10¹⁸/cm³ドープしたGaNよりなる第1の窒化物半導体層3を100μmの膜厚で成長させる(図8参照)。

【0064】第1の窒化物半導体層3成長後、ウェーハを反応容器から取り出し、第1の窒化物半導体層3の表面をラッピングして鏡面状とし、SiドープGaNよりなる窒化物半導体基板を得る。

【0065】実施例2で得られたGaN層と、前記実施例1で示した比較例で得られたGaN層の単位面積当たりの格子欠陥の数を断面TEMにより観察、比較すると、本発明の窒化物半導体層は比較例のものと比べて1/10以下に減少していた。

【0066】[実施例3] 実施例2で得られた第1の窒化物半導体層3の表面に、ストライプ状のマスクを形成し、CVD装置によりストライプ幅10μm、窓部6μmのSi₃N₄よりなる第2の保護膜12を0.1μmの膜厚で形成する(図8)。なお、第2の保護膜12の位置は、図8に示すように、結晶欠陥を覆うように結晶欠陥上に、第2の保護膜12の10μmのストライプがくるようにマスク合わせをしていると共に、第1の保護膜11と平行なストライプを形成している。第2の保護膜12形成後、再度ウェーハを反応容器に戻し、原料ガスにTMG、アンモニア、シランガスを用い、Siを1×10¹⁸/cm³ドープしたGaNよりなる第2の窒化物半導体層4を150μmの膜厚で成長させる(図8)。第2の窒化物半導体層4成長後、ウェーハを反応容器から取り出し、実施例2と同様にして、表面を鏡面研磨して、単位面積あたりの格子欠陥の数を、前記比較例のGaN層と比較したところ、本発明のものは1/100以下に減少していた。

【0067】[実施例4] 実施例2において、基板1にA面を主面とし、オリフラ面をR面とするサファイアを用いる。このサファイア基板1の上に実施例2と同一の第1の保護膜11を形成する。なお、第1の保護膜11

の形状はR面に対して垂直なストライプとする。後は実施例2と同様にしてSiドープGaNよりなる第1の窒化物半導体層3を100μmの膜厚で成長させたところ、実施例2とほぼ同等の結晶欠陥を有する窒化物半導体層が成長できた。

【0068】[実施例5] 実施例5はHYPE法により第1の窒化物半導体層3を成長させる。まず、(111)面を主面とし、オリフラ面を(110)面とする、1インチφのスピネルよりなる基板1を用意する。このスピネル基板1の表面に実施例2と同様にして、フォトマスクを形成し、SiO₂よりなる第1の保護膜11を、オリフラ面に対して垂直なストライプ形状で形成する。なおストライプ幅は12μm、ストライプ間隔は6μmとする。

【0069】HYPE装置では、石英よりなる反応容器管の内部にGaメタルを入れた石英ポートを設置する。さらに石英ポートから離れた位置に、斜めに傾けた前述の基板1を設置する。なお、反応容器内のGaメタルに接近した位置にはハロゲンガス供給管が設けられ、ハロゲンガス供給管とは別に、基板に接近した位置にはN源供給管が設けられている。

【0070】ハロゲンガス管より窒素キャリアガスと主に、HC1ガスを導入する。この際Gaメタルのポートは900℃に加熱し、スピネル基板側は1050℃に加熱してある。そして、HC1ガスとGaを反応させてGaC₁₃を生成させ、スピネル基板側に接近したN源供給管からはアンモニアガスを同じく窒素キャリアガスと主に供給し、さらに、ハロゲンガスと共にシランガスを供給し、成長速度50μm/hrで3時間成長を行い、厚さ150μmのSiを1×10¹⁸/cm³ドープしたGaNを成長させる。

【0071】成長後、ウェーハを反応容器から取り出し、GaN層をラッピングして表面の凹凸を除去し、格子欠陥を測定したところ、実施例2のものとほぼ同等の窒化物半導体層が得られた。

【0072】[実施例6] 実施例2において、サファイア基板1上にストライプ幅10μm、ストライプ間隔(窓部)5μmのSiO₂よりなる保護膜11を1μmの膜厚で形成する他は同様にして、Siを1×10¹⁸/cm³ドープしたGaNよりなる第1の窒化物半導体層3を100μmの膜厚で成長させる。第1の窒化物半導体層3成長後、ウェーハを反応容器から取り出し、第1の窒化物半導体層3の表面をラッピングして鏡面状とし、SiドープGaNよりなる窒化物半導体基板を得る。

【0073】実施例6で得られたGaN層と、前記実施例1で示した比較例で得られたGaN層のウェーハ上に10×15μmの範囲を任意に9箇所選び、単位面積あたりの結晶欠陥の数を断面TEMにより観察し、結晶欠陥の数を測定した。なお、結晶欠陥の測定方法は、まず上記GaN基板をドライエッチングにより約1μmエッチ

ングし、その後断面TEMにより観察を行い結晶欠陥を数える。その結果、本発明は、結晶欠陥の数が約1.3×10⁶個/cm²であり、前記比較例は約2.4×10⁷個/cm²であり、本発明のものは比較例に比べ1/10以下に減少していた。また、実施例2と比較すると結晶欠陥の数がさらに減少した。

【0074】[実施例7] 実施例1において、アンドープGaN層2上にストライプ幅10μm、窓部3μmのSiO₂よりなる保護膜11を1μmの膜厚で形成する他は同様にして第1の窒化物半導体層3を100μmの膜厚で成長させる。第1の窒化物半導体層3成長後、ウェーハを反応容器から取り出し、第1の窒化物半導体層3の裏面をラッピングしてサファイア基板を除去して鏡面状とし、SiドープGaNよりなる窒化物半導体基板を得る。実施例6と同様に単位面積当たりの結晶欠陥の数を測定したところ、実施例6よりすくなく1×10³個/cm²であり、結晶欠陥のほとんどない非常に良好な結晶性を有する素子基板となる窒化物半導体基板を得ることができた。また、本実施例7は、実施例1の第1の窒化物半導体層3と比較しても、結晶欠陥の数がさらに減少していた。

【0075】[実施例8] 実施例6において、基板1にA面を主面とし、オリフラ面をR面とするサファイアを用いる他は同様にして、サファイア基板1の上に第1の保護膜11を形成し、続いて、SiドープGaNよりなる第1の窒化物半導体層3を100μmの膜厚で成長させる。なお、第1の保護膜11の形状はR面に対して垂直なストライプとする。この結果、実施例6とほぼ同等の結晶欠陥の非常に少ない窒化物半導体層が成長できた。

【0076】[実施例9] 実施例5において、SiO₂よりなる第1の保護膜11を、ストライプ幅を10μm、窓部を3μm、厚みを1μmとして形成する他は同様にして、厚さ150μmのSiを1×10¹⁸/cm³ドープしたGaNを成長させる。成長後、ウェーハを反応容器から取り出し、スピネル基板をラッピングして除去し、結晶欠陥の数を測定したところ、実施例5のものとほぼ同等あるいはそれ以上の結晶欠陥の非常に少ない窒化物半導体層が得られた。

【0077】[実施例10] 図11は本発明の成長方法により得られた窒化物半導体層を基板とするLED素子の構造を示す模式断面図である。以下、図11を元に実施例10について説明する。

【0078】実施例2で得られたウェーハのサファイア基板1、バッファ層、第1の保護膜11、一部の第1の窒化物半導体層3を研磨、除去し、第1の窒化物半導体層3の表面を露出させ第1の窒化物半導体層3のみにする。第1の窒化物半導体層3(SiドープGaN)を主面とするウェーハをMOVPE装置の反応容器内にセットし、1050℃でこの第1の窒化物半導体層3の異種

基板1等を除去して露出した面とは反対の面上に、Siを $1 \times 10^{18} / \text{cm}^3$ ドープしたGaNよりなる第2のバッファ層31を成長させる。この第2のバッファ層31は通常900°C以上の高温で成長させる窒化物半導体単結晶層であり、先の基板との格子不整合を緩和するための低温で成長させるバッファ層2とは区別される。

【0079】さらに、第2のバッファ層31の上に膜厚20オングストローム、単一量子井戸構造のIn0.4Ga0.6Nよりなる活性層32、膜厚0.3μmのMgドープAl0.2GaNよりなるp側クラッド層33、膜厚0.5μmのMgドープGaNよりなるp側コンタクト層34を順に成長させる。

【0080】素子構造となる第2のバッファ層31～p側コンタクト層34成長後、ウェーハを反応容器から取出し、窒素雰囲気中で600°Cアニーリングして、p側クラッド層33、p側コンタクト層34を低抵抗にする。その後、p側コンタクト層34側からエッチングを行い、第1の窒化物半導体層3の表面を露出させる。このように、活性層から下の窒化物半導体層をエッチングにより露出させ、チップ切断時の「切りしろ」を設けることにより、切断時にp-n接合面に衝撃を与えてくくなるため、歩留も向上し、信頼性の高い素子が得られる。

【0081】エッチング後、p側コンタクト層34の表面のほぼ全面にNi/Auよりなる透光性のp電極35を200オングストロームの膜厚で形成し、そのp電極35の上に、ボンディング用のパッド電極36を0.5μmの膜厚で形成する。p電極形成後のチップの平面図(パッド電極36側から見た図)を図12に示す。

【0082】p側の電極形成後、サファイア基板1等を除去して露出した第1の窒化物半導体層3層の表面全面に、n電極37を0.5μmの膜厚で形成する。

【0083】その後、n電極側からスクライプし、第1の窒化物半導体層3のM面(101-0)と、そのM面に垂直な面で劈開し、300μm角のLEDチップを得る。このLEDは20mAにおいて、520nmの緑色発光を示し、出力は従来のサファイア基板上に窒化物半導体素子構造を成長されたものに比較して2倍以上、静電耐圧も2倍以上と、非常に優れた特性を示した。

【0084】【実施例11】図13は本発明の成長方法により得られた窒化物半導体層を基板とするレーザ素子の構造を示す模式断面図である。以下、図13を元に実施例11について説明する。

【0085】実施例3で得られたウェーハのサファイア基板1、バッファ層、第1の保護膜11、第1の窒化物半導体層3、第2の保護膜12、第2の窒化物半導体層4の一部を研磨除去し、第2の窒化物半導体層4(SiドープGaN)を主面とするウェーハをMOVPE装置の反応容器内にセットし、1050°Cでこの第2の窒化物半導体層のサファイア基板1等を除去して露出した面と

は反対の面上に、Siを $1 \times 10^{18} / \text{cm}^3$ ドープしたGaNよりなる第3のバッファ層41を成長させる。第3のバッファ層41は実施例10と同じく、900°C以上の高温で成長させる窒化物半導体単結晶層であり、従来より成長される基板と窒化物半導体との格子不整合を緩和するための低温で成長させるバッファ層とは区別される。レーザ素子を作製する場合、この第3のバッファ層41は膜厚100オングストローム以下、さらに好ましくは70オングストローム以下、最も好ましくは50オングストローム以下の互いに組成が異なる窒化物半導体を積層してなる歪超格子層とすることが好ましい。歪超格子層とすると、単一窒化物半導体層の結晶性が良くなるため、高出力なレーザ素子が実現できる。またLED素子のクラッド層に歪超格子層を適用しても良い。

【0086】(クラック防止層42)次にSiを $5 \times 10^{18} / \text{cm}^3$ ドープしたIn0.1Ga0.9Nよりなるクラック防止層42を500オングストロームの膜厚で成長させる。このクラック防止層42はInを含むn型の窒化物半導体、好ましくはInGaNで成長させることにより、Alを含む窒化物半導体層中にクラックが入るのを防止することができる。クラック防止層は100オングストローム以上、0.5μm以下の膜厚で成長させることが好ましい。100オングストロームよりも薄いと前記のようにクラック防止として作用しにくく、0.5μmよりも厚いと、結晶自体が黒変する傾向にある。なお、このクラック防止層42は省略することもできる。

【0087】(n側クラッド層43)次に、Siを $5 \times 10^{18} / \text{cm}^3$ ドープしたn型Al0.2Ga0.8Nよりなる第1の層、20オングストロームと、アンドープ(undope)のGaNよりなる第2の層、20オングストロームとを交互に100層積層してなる総膜厚0.4μmの超格子構造とする。n側クラッド層43はキャリア閉じ込め層、及び光閉じ込め層として作用し、Alを含む窒化物半導体、好ましくはAlGaNを含む超格子層とすることが望ましく、超格子層全体の膜厚を100オングストローム以上、2μm以下、さらに好ましくは500オングストローム以上、1μm以下で成長させることが望ましい。超格子層にするとクラックのない結晶性の良いキャリア閉じ込め層が形成できる。

【0088】(n側光ガイド層44)続いて、Siを $5 \times 10^{18} / \text{cm}^3$ ドープしたn型GaNよりなるn型光ガイド層44を0.1μmの膜厚で成長させる。このn側光ガイド層44は、活性層の光ガイド層として作用し、GaN、InGaNを成長させることが望ましく、通常100オングストローム～5μm、さらに好ましくは200オングストローム～1μmの膜厚で成長させることが望ましい。このn側光ガイド層44は通常はSi、Ge等のn型不純物をドープしてn型の導電型とするが、特にアンドープにすることもできる。超格子とする場合には第1の層及び第2の層の少なくとも一方にn型不純

物をドープしてもよいし、またアンドープでも良い。

【0089】(活性層45) 次に、アンドープの $I_{n0.2}G_{a0.8}N$ よりなる井戸層、25オングストロームと、アンドープ $I_{n0.01}G_{a0.95}N$ よりなる障壁層、50オングストロームを交互に積層してなる総膜厚175オングストロームの多重量子井戸構造(MQW)の活性層45を成長させる。また、井戸層及び/または障壁層にSiをドープしてもよく、Siをドープするとしきい値が低下し好ましい。

【0090】(p側キャップ層46) 次に、バンドギャップエネルギーがp側光ガイド層47よりも大きく、かつ活性層45よりも大きい、Mgを $1 \times 10^{20}/\text{cm}^3$ ドープしたp型 $A_{1.03}G_{a0.9}N$ よりなるp側キャップ層46を300オングストロームの膜厚で成長させる。このp側キャップ層46はp型としたが、膜厚が薄いため、n型不純物をドープしてキャリアが補償されたi型、若しくはアンドープとしても良く、最も好ましくはp型不純物をドープした層とする。p側キャップ層47の膜厚は0.1μm以下、さらに好ましくは500オングストローム以下、最も好ましくは300オングストローム以下に調整する。0.1μmより厚い膜厚で成長させると、p型キャップ層46中にクラックが入りやすくなり、結晶性の良い窒化物半導体層が成長しにくいからである。A1の組成比が大きい A_1G_aN 程薄く形成するとLD素子は発振しやすくなる。例えば、Y値が0.2以上の $A_1yG_{a1-y}N$ であれば500オングストローム以下に調整することが望ましい。p側キャップ層46の膜厚の下限は特に限定しないが、10オングストローム以上の膜厚で形成することが望ましい。

【0091】(p側光ガイド層47) 次に、バンドギャップエネルギーがp側キャップ層46よりも小さい、Mgを $1 \times 10^{20}/\text{cm}^3$ ドープしたp型 GaN よりなるp側光ガイド層47を0.1μmの膜厚で成長させる。この層は、活性層の光ガイド層として作用し、n側光ガイド層44と同じく GaN 、 $InGaN$ で成長させることが望ましい。また、この層はp側クラッド層48を成長させる際のバッファ層としても作用し、100オングストローム～5μm、さらに好ましくは200オングストローム～1μmの膜厚で成長させることにより、好ましい光ガイド層として作用する。このp側光ガイド層は通常はMg等のp型不純物をドープしてp型の導電型とするが、特に不純物をドープしなくても良い。なお、このp型光ガイド層を超格子層とすることもできる。超格子層とする場合には第1の層及び第2の層の少なくとも一方にp型不純物をドープしてもよいし、またアンドープでも良い。

【0092】(p側クラッド層48) 次に、Mgを $1 \times 10^{20}/\text{cm}^3$ ドープしたp型 $A_{1.02}G_{a0.8}N$ よりなる第1の層、20オングストロームと、Mgを $1 \times 10^{20}/\text{cm}^3$ ドープしたp型 GaN よりなる第2の層、20才

ングストロームとを交互に積層してなる総膜厚0.4μmの超格子層よりなるp側クラッド層48を形成する。この層はn側クラッド層43と同じくキャリア閉じ込め層として作用し、超格子構造とすることによりp型層側の抵抗率を低下させるための層として作用する。このp側クラッド層48の膜厚も特に限定しないが、100オングストローム以上、2μm以下、さらに好ましくは500オングストローム以上、1μm以下で成長させることが望ましい。なお本実施例では超格子層をn側クラッド層側にも設けたが、n側クラッド層側よりもp側層側に超格子層を設けた方が、p層の抵抗値が減少する傾向にあるため、Vfを低下させる上で好ましい。

【0093】量子構造の井戸層を有する活性層45を有するダブルヘテロ構造の窒化物半導体素子の場合、活性層45に接して、活性層45よりもバンドギャップエネルギーが大きい膜厚0.1μm以下のA1を含む窒化物半導体よりなるキャップ層46を設け、そのキャップ層46よりも活性層から離れた位置に、キャップ層46よりもバッドギャップエネルギーが小さいp側光ガイド層47を設け、そのp側光ガイド層47よりも活性層から離れた位置に、p側光ガイド層47よりもバンドギャップが大きいA1を含む窒化物半導体を含む超格子層よりなるp側クラッド層48を設けることは非常に好ましい。しかもp側キャップ層46のバンドギャップエネルギーが大きくしてある、n層から注入された電子がこのキャップ層46で阻止されるため、電子が活性層をオーバーフローしないために、素子のリーク電流が少なくなる。

【0094】(p側コンタクト層49) 最後に、Mgを $2 \times 10^{20}/\text{cm}^3$ ドープしたp型 GaN よりなるp側コンタクト層49を150オングストロームの膜厚で成長させる。p側コンタクト層は500オングストローム以下、さらに好ましくは400オングストローム以下、20オングストローム以上に膜厚を調整する。

【0095】反応終了後、反応容器内において、ウェーハを窒素雰囲気中、700℃でアニーリングを行い、p型層をさらに低抵抗化する。アニーリング後、ウェーハを反応容器から取り出し、図13に示すように、RIE装置により最上層のp型コンタクト層20と、p型クラッド層19とをエッチングして、4μmのストライプ幅を有するリッジ形状とし、リッジ表面の全面に Ni/Au よりなるp電極51を形成する。次に、図13に示すようにp電極51を除くp側クラッド層48、コンタクト層49の表面に SiO_2 よりなる絶縁膜50を形成し、この絶縁膜50を介してp電極51と電気的に接続したpパッド電極52を形成する。

【0096】p側電極形成後、ウェーハのサファイア基板1等を研磨、除去し露出された素子構造を有していない第2の窒化物半導体層4の表面全面に、 Ti/AI よりなるn電極53を0.5μmの膜厚で形成し、その上

にヒートシンクとのメタライゼーション用にAu/Snよりなる薄膜を形成する。

【0097】その後、n電極側53からスクリープし、第2の窒化物半導体層4のM面(11-00、図9の六角柱の側面に相当する面)で第2の窒化物半導体層4を劈開し、共振面を作製する。共振面にSiO₂とTiO₂よりなる誘電体多層膜を形成し、最後にp電極に平行な方向で、バーを切断してレーザチップとした。次にチップをフェースアップ(基板とヒートシンクとが対向した状態)でヒートシンクに設置し、pパッド電極52をワイヤーボンディングして、室温でレーザ発振を試みたところ、室温において、閾値電流密度2.0kA/cm²、閾値電圧4.0Vで、発振波長405nmの連続発振が確認され、1000時間以上の寿命を示した。

【0098】【実施例12】図14は本発明の成長方法により得られた窒化物半導体層を基板とする一LED素子の構造を示す模式断面図であり、第2の窒化物半導体層4よりなる基板より上の素子構造としては、実施例10のLED素子と同様の構造を有する。また、実施例12のLED素子の窒化物半導体基板としては、実施例3においてSiをドープしたGaNよりなる第1の窒化物半導体層3の膜厚を25μm、第2の窒化物半導体層4をアンドープのGaNとしての膜厚を25μmとした他は同様にして形成されたものを用いる。このようにして得られたアンドープGaNよりなる第2の窒化物半導体層4の上に、Siを1×10¹⁸/cm³ドープしたGaNよりなる第2のバッファ層31、膜厚20オングストローム、単一量子井戸構造のIn_{0.4}Ga_{0.6}Nよりなる活性層32、膜厚0.3μmのMgドープAl_{0.2}Ga_{0.8}Nよりなるp側クラッド層33、膜厚0.5μmのMgドープGaNよりなるp側コンタクト層34が順に積層された構造を有しており、p側コンタクト層34のほぼ全面には透光性のp電極35と、そのp電極35の上に、ボンディング用のパッド電極36が形成されている。なお、基板1、バッファ層2、第1の窒化物半導体層3、第1の保護膜11、第2の保護膜12の全て、及び第2の窒化物半導体層4の一部は実施例10と同様にして除去して、本実施例のように同一面側にn電極とp電極とを設けた構造とすることもできる。

【0099】この素子が実施例10の素子と異なる点は、実施例10で窒化物半導体基板として用いられる第1の窒化物半導体層3よりも結晶性の良い第2の窒化物半導体層4の上に素子構造が形成されており、さらに同一面側にp電極35と負電極37とを設けていることである。アンドープのGaNよりなる第2の窒化物半導体層4の上に、n型不純物をドープした窒化物半導体層

(第2のバッファ層31)を積層した構造の窒化物半導体素子においてn型層側にn電極を設ける場合、n型不純物をドープした窒化物半導体層の方にn電極を設ける方が、V_fが低く、発光効率の高いLED素子が得られ

やすい傾向にある。なお、このLED素子は実施例10のLED素子に比較して、出力は約1.5倍、静電耐圧も約1.5倍に向上了した。

【0100】【実施例13】実施例1と同様に、サファイアC面を正面として、オリフラ面をA面とするサファイア基板上にGaNよりなるバッファ層を200オングストロームと、アンドープGaN層2を4μm成長させたウェーハを用意し、CVD装置を用いて、このアンドープGaN層2の上にストライプ幅20μm、窓部5μmのSiO₂よりなる第1の保護膜を0.1μmの膜厚で形成してなるウェーハを、MOVPE装置に移送し、アンドープGaN層2及び第1の保護膜の上に、Siを1×10¹⁹/cm³ドープしたGaNよりなる第1の窒化物半導体層を15μmの膜厚で成長させ、素子構造を成長させるための窒化物半導体基板を形成する。

【0101】後は実施例12と同様にして、第1の窒化物半導体層の上に、Siを1×10¹⁸/cm³ドープしたGaNよりなる第2のバッファ層、膜厚20オングストローム、単一量子井戸構造のIn_{0.4}Ga_{0.6}Nよりなる活性層、膜厚0.3μmのMgドープAl_{0.2}Ga_{0.8}Nよりなるp側クラッド層、膜厚0.5μmのMgドープGaNよりなるp側コンタクト層を順に積層する。そしてp層側からエッティングを行い不純物濃度の大きい第1の窒化物半導体層3の表面を露出させてn電極を形成し、一方p側コンタクト層のほぼ全面には透光性のp電極と、そのp電極の上に、ボンディング用のパッド電極を形成し、図14に示すような同一面側からn電極とp電極とを設けた構造とする。最後にサファイア基板の厚さを50μm程度まで研磨して薄くした後、研磨面側をスクリープして350μm角の素子とする。このLED素子は、第1の保護膜がGaN層上に形成され、更に第1の保護膜の窓部を5μmとして第1の窒化物半導体層が形成されており、異種基板上に第1の保護膜を形成して窓部を6μmとして第1の窒化物半導体層を形成して行った実施例10のLED素子に比べ、より良好な特性を示した。

【0102】【実施例14】C面からのオフアングル角θ=0.13°、ステップ段差およそ15オングストローム、テラス幅Wおよそ56オングストロームのステップを有し、オリフラ面をA面とする2インチのサファイア基板を用意する。図15はこのサファイア基板の断面を拡大して示す模式図である。図15に示すステップ状にオフアングルした基板は、ほぼ水平なテラス部分Aと、段差部分Bとを有している。テラス部分Aの表面凹凸は平均でおよそ0.5オングストローム、最大でおよそ2オングストローム程度に調整され、ほぼ規則正しく形成されている。一方、段差部分の高さはおよそ15オングストローム程度に調整されている。なおオフ角θは誇張して示しているが、成長面の水平面に対して、0.13°しか傾斜していない。このようなオフ角を有する

ステップ状部分は、基板全体に渡って連続して形成されていることが望ましいが、特に部分的に形成されていても良い。オフ角 θ とは、図15に示すように、複数の段差の底部を結んだ直線と、最上層のステップの水平面との角度を指すものとする。ステップ段差は30オングストローム以下、さらに好ましくは25オングストローム以下、最も好ましくは20オングストローム以下にする。下限は2オングストローム以上が望ましい。特に基板にサファイアC面を用いた場合、C面からのオフ角 θ は1度以内、好ましくは0.8度以下、さらに好ましくは0.6度以下に調整する。なお本実施例ではステップ状のオフ基板を用いたが、特にステップ状でなくても、通常のオフ基板でも良い。適当にオフアングルした異種基板を用いることにより、窒化物半導体と異種基板との原子間距離が接近し、ステップ成長が可能となり、より一層結晶欠陥の少ないGaN基板が得られる。

【0103】前記サファイア基板のオフアングル面に実施例13と同様に、GaNよりなるバッファ層を200オングストロームと、アンドープGaN層を4μm成長させた後、CVD装置を用いて、このアンドープGaN層の上にストライプ幅25μm、窓部5μmのSiO₂よりなる第1の保護膜を0.1μmの膜厚で形成する。同様に第1の保護膜のストライプ方向はA面に対して垂直とする。

【0104】次に、このウェーハをMOVPE装置に移送し、アンドープGaN層及び第1の保護膜の上に、Siを1×10¹⁹/cm³ドープしたGaNよりなる第1の窒化物半導体層を10μmの膜厚で成長させ、その第1の窒化物半導体層の上に、Siを1×10¹⁸/cm³ドープしたGaNよりなる第2のバッファ層、膜厚20オングストローム、単一量子井戸構造のIn_{0.4}Ga_{0.6}Nよりなる活性層、膜厚0.3μmのMgドープAl_{0.2}Ga_{0.8}Nよりなるp側クラッド層、膜厚0.5μmのMgドープGaNよりなるp側コンタクト層を順に積層し、第2の窒化物半導体層の表面を露出させてn電極を形成し、p側コンタクト層のほぼ全面には透光性のp電極、パッド電極を形成し、同一面側からn電極とp電極とを設けた構造とする。最後にサファイア基板の厚さを50μm程度まで研磨して薄くした後、研磨面側をスクライプして350μm角の素子とする。このLED素子は実施例1のLED素子より良好の特性を示した。

【0105】【実施例15】実施例13において、Siを1×10¹⁹/cm³ドープしたGaNよりなる第1の窒化物半導体層10μm成長後、ウェーハを反応容器から取り出し、その第1の保護膜の窓部に相当する位置に、ストライプ幅15μmの第2の保護膜を0.1μmの厚さで形成する。そして再度ウェーハをMOVPE装置に移送し、第1の窒化物半導体層と、第2の保護膜の上に、Siを1×10¹⁹/cm³ドープしたGaNよりなる第2の窒化物半導体層を15μmの膜厚で成長させる。

【0106】後は実施例13と同様にして、第2の窒化物半導体層の上に、Siを1×10¹⁸/cm³ドープしたGaNよりなる第2のバッファ層、膜厚20オングストローム、単一量子井戸構造のIn_{0.4}Ga_{0.6}Nよりなる活性層、膜厚0.3μmのMgドープAl_{0.2}Ga_{0.8}Nよりなるp側クラッド層、膜厚0.5μmのMgドープGaNよりなるp側コンタクト層を順に積層し、第2の窒化物半導体層の表面を露出させてn電極を形成し、p側コンタクト層のほぼ全面には透光性のp電極、パッド電極を形成し、同一面側からn電極とp電極とを設けた構造とする。最後にサファイア基板の厚さを50μm程度まで研磨して薄くした後、研磨面側をスクライプして350μm角の素子とする。このLED素子は実施例1のLED素子より良好の特性を示した。

【0107】【実施例16】実施例10において、素子構造を形成する窒化物半導体基板を、実施例6と同様にして第1の窒化物半導体層3を成長させ、このウェーハのサファイア基板1、バッファ層、保護膜11等を研磨、除去し、第1の窒化物半導体層3の表面を露出させ、第1の窒化物半導体層3のみにして窒化物半導体基板とする他は同様にしてLEDチップを得る。このLEDは、実施例10と同様に非常に優れた特性を示したが、本発明の実施例10と比較すると実施例16のほうがより良好であった。

【0108】【実施例17】以下、図16を元に実施例17について説明する。図16は本発明の成長方法により得られた窒化物半導体層を基板とするレーザ素子の構造を示す模式断面図である。

【0109】実施例6で得られたウェーハのサファイア基板1、バッファ層2、保護膜11を研磨、除去し、第1の窒化物半導体層3の表面を露出させ、第1の窒化物半導体層3のみにする。

【0110】次に、第1の窒化物半導体層3(SiドープGaN)を主面とするウェーハをMOVPE装置の反応容器内にセットし、この第1の窒化物半導体層3の異種基板等を除去して露出された面とは反対の面上に下記各層を形成する。

【0111】(n側クラッド層43)次に、Siを1×10¹⁹/cm³ドープしたn型Al_{0.2}Ga_{0.8}Nよりなる第1の層、20オングストロームと、アンドープ(undope)のGaNよりなる第2の層、20オングストロームとを交互に100層積層してなる総膜厚0.4μmの超格子構造とする。

【0112】(n側光ガイド層44)続いて、Siを1×10¹⁷/cm³ドープしたn型GaNよりなるn型光ガイド層44を0.1μmの膜厚で成長させる。

【0113】(活性層45)次に、Siを1×10¹⁷/cm³ドープのIn_{0.2}Ga_{0.8}Nよりなる井戸層、25オングストロームと、Siを1×10¹⁷/cm³ドープのIn_{0.01}Ga_{0.95}Nよりなる障壁層、50オングストロー

ムを交互に積層してなる総膜厚175オングストロームの多重量子井戸構造(MQW)の活性層45を成長させる。

【0114】(p側キャップ層46) 次に、バンドギャップエネルギーがp側光ガイド層47よりも大きく、かつ活性層45よりも大きい、Mgを $1 \times 10^{20} / \text{cm}^3$ ドープしたp型Al_{0.3}Ga_{0.9}Nよりなるp側キャップ層46を300オングストロームの膜厚で成長させる。

【0115】(p側光ガイド層47) 次に、バンドギャップエネルギーがp側キャップ層46よりも小さい、Mgを $1 \times 10^{18} / \text{cm}^3$ ドープしたp型GaNよりなるp側光ガイド層47を0.1μmの膜厚で成長させる。

【0116】(p側クラッド層48) 次に、Mgを $1 \times 10^{20} / \text{cm}^3$ ドープしたp型Al_{0.2}Ga_{0.8}Nよりなる第1の層、20オングストロームと、Mgを $1 \times 10^{20} / \text{cm}^3$ ドープしたp型GaNよりなる第2の層、20オングストロームとを交互に積層してなる総膜厚0.4μmの超格子層よりなるp側クラッド層48を形成する。

【0117】(p側コンタクト層49) 最後に、Mgを $2 \times 10^{20} / \text{cm}^3$ ドープしたp型GaNよりなるp側コンタクト層49を150オングストロームの膜厚で成長させる。

【0118】反応終了後、反応容器内において、ウェーハを窒素雰囲気中、700°Cでアニーリングを行い、p型層をさらに低抵抗化する。アニーリング後、ウェーハを反応容器から取り出し、図16に示すように、RIE装置により最上層のp型コンタクト層20と、p型クラッド層19とをエッチングして、4μmのストライプ幅を有するリッジ形状とし、リッジ表面の全面にNi/Auよりなるp電極51を形成する。次に、図16に示すようにp電極51を除くp側クラッド層48、コンタクト層49の表面にSiO₂よりなる絶縁膜50を形成し、この絶縁膜50を介してp電極51と電気的に接続したpパッド電極52を形成する。

【0119】p側電極形成後、第1の窒化物半導体層3の素子構造が形成されていない表面全面に、Ti/Alよりなるn電極53を0.5μmの膜厚で形成し、その上にヒートシンクとのメタライゼーション用にAu/Snよりなる薄膜を形成する。

【0120】その後、n電極側53からスクライプし、第1の窒化物半導体層3のM面(11-00、図9の六角柱の側面に相当する面)で第1の窒化物半導体層3を劈開し、共振面を作製する。共振面の両方あるいはどちらか一方にSiO₂とTiO₂よりなる誘電体多層膜を形成し、最後にp電極に平行な方向で、バーを切断してレーザチップとした。次にチップをフェースアップ(基板とヒートシンクとが対向した状態)でヒートシンクに設置し、pパッド電極52をワイヤーボンディングして、室温でレーザ発振を試みたところ、室温において、閾値電流密度2.0kA/cm²、閾値電圧4.0Vで、発振

波長405nmの連続発振が確認され、1000時間以上の寿命を示した。

【0121】【実施例18】図17は本発明の成長方法により得られた窒化物半導体層を基板とするLED素子の構造を示す模式断面図である。活性層32から上の素子構造としては、実施例16のLED素子と同様の構造を有する。また実施例18のLED素子の窒化物半導体基板としては、実施例7と同様にしてアンドープのGaNよりなる第1の窒化物半導体層3成長させ、このウェーハのサファイア基板1、バッファ層、窒化物半導体層2、第1の保護膜11等を除去して第1の窒化物半導体層3のみにしたものを用いる。この第1の窒化物半導体層3のサファイア基板1や第1の保護膜11を除去して露出された面とは反対側の面上に、下記の超格子層を有するn側クラッド層51を成長させる。

(n側クラッド層51) Siを $1 \times 10^{19} / \text{cm}^3$ ドープしたn型Al_{0.2}Ga_{0.8}Nよりなる第1の層、20オングストロームと、アンドープ(undope)のGaNよりなる第2の層、20オングストロームとを交互に100層積層してなる総膜厚0.4μmの超格子構造とする。超格子層にするとクラックのない結晶性の良いキャリア閉じ込めのクラッド層が形成できる。

【0122】次に、形成されたクラッド層51上に、実施例16と同様の、活性層32、p側クラッド層33、p側コンタクト層34が順に積層された構造を有する。そしてp層側からエッチングを行い不純物濃度の大きいn側クラッド層51の表面を露出させてn電極を形成し、一方p側コンタクト層のほぼ全面には透光性のp電極と、そのp電極の上に、ボンディング用のパッド電極を形成し、図17に示すような同一面側からn電極とp電極とを設けた構造とする。最後にサファイア基板の厚さを50μm程度まで研磨して薄くした後、研磨面側をスクライプして350μm角の素子とする。

【0123】得られたLED素子は、良好な特性を示し、更に実施例16のLED素子に比較して、出力が約1.5倍、静電耐圧も約1.5倍に向上した。

【0124】【実施例19】実施例7において、アンドープのGaNよりなる第1の窒化物半導体層3の膜厚を15μmとする他は同様にして窒化物半導体基板となる第1の窒化物半導体層3を成長させる。この第1の窒化物半導体層3の上に、実施例18と同様にして素子構造を形成し、LED素子を得る。得られたLED素子は、実施例18のLED素子と同様に、良好な特性を示した。

【0125】【実施例20】実施例19において、異種基板として、実施例14と同様にステップ状にオフアンダルしているサファイア基板を用いる他は同様にしてLED素子を得る。このLED素子は実施例19のLED素子と比較して、出力でおよそ5%向上した。

【0126】【実施例21】実施例7において窓部の幅

を $5\ \mu\text{m}$ 、 $3\ \mu\text{m}$ 、 $1\ \mu\text{m}$ にして行った他は同様にして3種類の窒化物半導体基板を形成し、実施例7と同様にして結晶欠陥の数を測定し相対的にその数を比較した結果、窓部の幅が $5\ \mu\text{m}$ である場合に比べ、 $3\ \mu\text{m}$ 、及び $1\ \mu\text{m}$ である場合のほうが結晶欠陥の数が約2割り減少した。

【0127】

【発明の効果】窒化物半導体は理想の半導体として現在評価されているにもかかわらず、窒化物半導体基板が存在しないために、異種基板の上に成長された格子欠陥の多い窒化物半導体デバイスで実用化されている。そのためレーザ素子のような結晶欠陥が即寿命に影響するデバイスを実現すると、数十時間で素子がダメになっていた。ところが、本発明の成長方法によると、従来成長できなかつた窒化物半導体基板が得られるため、この窒化物半導体基板の上に、素子構造となる窒化物半導体層を積層すると、格子欠陥の非常に少ない窒化物半導体デバイスが実現できる。例えば本発明の基板を用いてレーザ素子を作製すると、ほぼ実用化レベルまで達した素子ができる。このように従来できなかつた窒化物半導体基板が本発明により得られることは、非常に産業上の利用価値が大きい。

【図面の簡単な説明】

【図1】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図2】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図3】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図4】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図5】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図6】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図7】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図8】 本発明の方法の各工程において得られる窒化物半導体ウェーハの構造を示す模式的断面図。

【図9】 サファイアの面方位を示すユニットセル図。

【図10】 保護膜のストライプ方向を説明するための基板主面側の平面図。

【図11】 本発明の方法による基板を用いた窒化物半導体LED素子の一構造を示す模式断面図。

【図12】 図11の素子をp電極側から見た平面図。

【図13】 本発明の方法による基板を用いた窒化物半導体LD素子の一構造を示す模式断面図。

【図14】 本発明の方法による基板を用いた窒化物半導体LED素子の一構造を示す模式断面図。

【図15】 オフアングルした一異種基板の部分的な形状を示す模式断面図。

【図16】 本発明の方法による基板を用いた窒化物半導体LD素子の一構造を示す模式断面図である。

【図17】 本発明の方法による基板を用いた窒化物半導体LED素子の一構造を示す模式断面図である。

【符号の説明】

1 基板

2 パッファ層

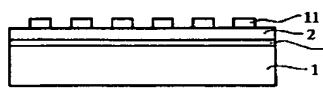
3 第1の窒化物半導体層

4 第2の窒化物半導体層

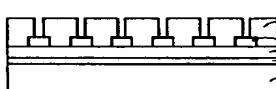
30 1 1 第1の保護膜

1 2 第2の保護膜

【図1】



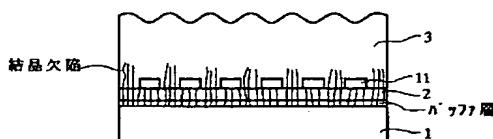
【図2】



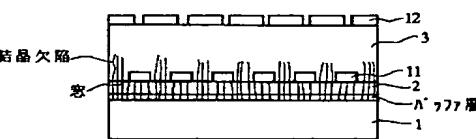
【図7】



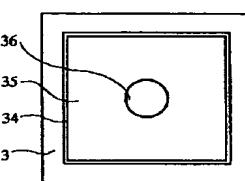
【図3】



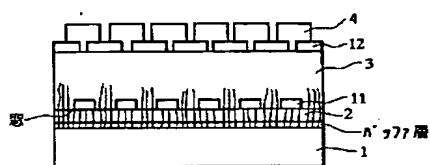
【図4】



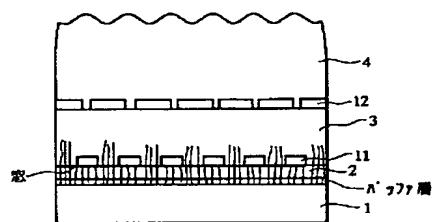
【図12】



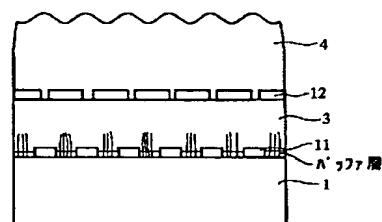
【図5】



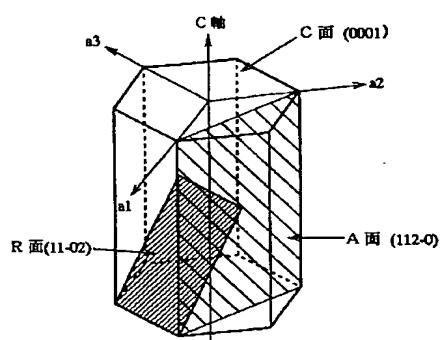
【図6】



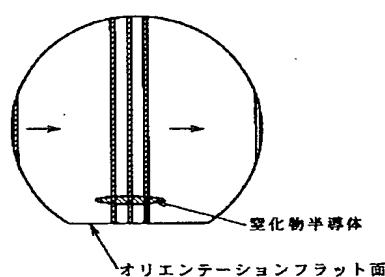
【図8】



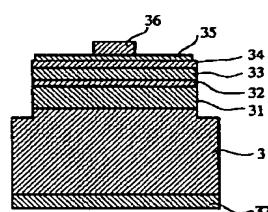
【図9】



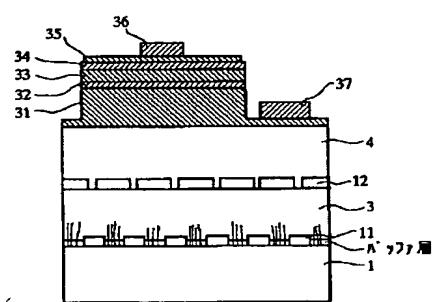
【図10】



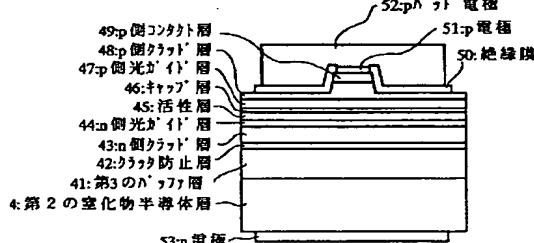
【図11】



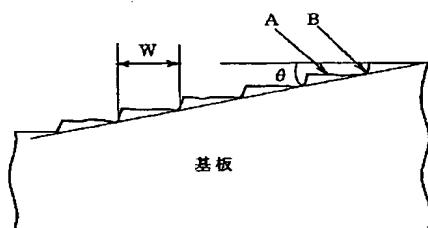
【図14】



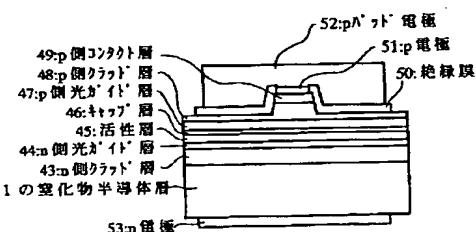
【図13】



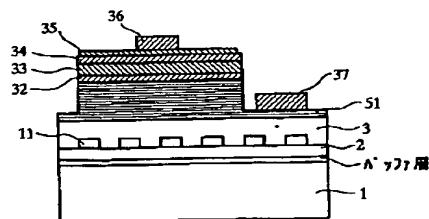
【図15】



【図16】



【図17】



フロントページの続き

(31) 優先権主張番号 特願平9-201477
(32) 優先日 平9(1997)7月28日
(33) 優先権主張国 日本(JP)

(31) 優先権主張番号 特願平9-290097
(32) 優先日 平9(1997)10月22日
(33) 優先権主張国 日本(JP)
(72) 発明者 中村 修二
徳島県阿南市上中町岡491番地100 日亜化学工業株式会社内